

© EPODOC / EPO

PN - JP2001189062 A 20010710
 TI - DISK STORAGE DEVICE AND SERVO DATA WRITE-IN METHOD
 FI - G11B21/10&F ; G11B21/10&W
 PA - TOKYO SHIBAURA ELECTRIC CO
 IN - YAMAMOTO KOTARO
 AP - JP19990375289 19991228
 PR - JP19990375289 19991228
 DT - I

© WPI / DERWENT

AN - 2001-500171 [55]
 TI - Hard disc drive has heads that write servo data radially in disc from periphery or internal circumference side based on angle between center of head and axis of disc drive direction
 AB - JP2001189062 NOVELTY - The rotary actuator (4) having heads (2) is driven based on servo data recorded on the disc (1). The servo data are radially written in the disc from peripheral side or internal circumference side, based on angle between center of head and axis of drive direction of disc.
 - DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for servo data writing method.
 - USE - Hard disc drive with head positioning control function.
 - ADVANTAGE - Reduces erase width between data track of disc by adjusting servo data writing format. Improves track density of disc.
 - DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of hard disc drive. (Drawing includes non-English text).
 - Disc 1
 - Heads 2
 - Rotary actuator 4
 - (Dwg.1/11)
 IW - HARD DISC DRIVE HEAD WRITING SERVO DATA RADIAL DISC PERIPHERAL INTERNAL CIRCUMFERENCE SIDE BASED ANGLE HEAD AXIS DISC DRIVE DIRECTION
 PN - JP2001189062 A 20010710 DW200155 G11B21/10 008pp
 IC - G11B19/02 ; G11B21/10
 MC - T03-F02A T03-N01
 DC - T03
 PA - (TOKE) TOSHIBA KK
 AP - JP19990375289 19991228
 PR - JP19990375289 19991228

© PAJ / JPO

PN - JP2001189062 A 20010710
 TI - DISK STORAGE DEVICE AND SERVO DATA WRITE-IN METHOD
 AB - PROBLEM TO BE SOLVED: To provide a consequentially high track density disk storage device by a write-in method of the servo data considering effects of erase width and its skew angle of particularly a write head.
 - SOLUTION: A disk drive that the skew angle of an actuator in the write head of a head 2 has a prescribed range of positive/negative values in an area in the radial direction of a disk 1, is disclosed. The servo data are written in the disk 1 from either direction of an outer peripheral side or an inner peripheral side considering the skew angle and the erase width accompanied with it. Thus, a data track group whose erase width becomes minimal is constituted on the disk 1.
 I - G11B21/10 ; G11B19/02
 PA - TOSHIBA CORP
 IN - YAMAMOTO KOTARO
 ABD - 20010511

JP2001189062

ABV - 200024

AP - JP19990375289 19991228

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-189602

(P2001-189602A)

(43)公開日 平成13年7月10日(2001.7.10)

(51)Int.Cl.⁷

識別記号

F I

テームト(参考)

H 0 1 P 1/203

H 0 1 P 1/203

5 J 0 0 6

1/213

1/213

M 5 J 0 1 4

3/08

3/08

5 J 0 9 7

11/00

11/00

C

// H 0 3 H 9/25

H 0 3 H 9/25

A

審査請求 未請求 請求項の数1 O L (全 7 頁)

(21)出願番号

特願平11-372583

(22)出願日

平成11年12月28日(1999.12.28)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 森茂 憲一郎

鹿児島県国分市山下町1番1号 京セラ株

式会社鹿児島国分工場内

Fターム(参考) 5J006 HB05 JA01 JA02 KA00 LA02

LA14 NA04 NC03 PB03

5J014 CA00

5J097 AA13 AA30 BB11 HA04 JJ01

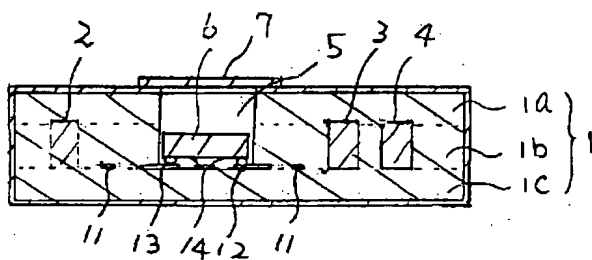
LL01 LL08

(54)【発明の名称】 高周波部品

(57)【要約】

【課題】 導体中に含まれる添加成分が少なくても、基板と導体の焼結挙動差、熱膨張差を小さくし、導体損失を損なわないストリップ線路を有する高周波部品を提供する。

【解決手段】 本発明は、誘電体セラミック材料からなる複数の誘電体層が積層された積層基板1の内部に、少なくとも1層の誘電体層1bの厚み以上の厚みを有するストリップ線路2~4を配置して成る高周波部品において、前記前記ストリップ線路2~4は、Mg、Al、Caの少なくとも1種類の有機金属を重量比率0.1~2重量部となるようにコーティングした銀粉末と、該銀粉末100重量部に対して7~9重量部のβ石英とを有する導電性ペーストを用いて、積層体基板と一体焼結して形成した高周波部品である。



【特許請求の範囲】

【請求項1】 誘電体セラミック材料からなる複数の誘電体層が積層された積層基板の内部に、少なくとも1層の誘電体層の厚みを有する銀を主成分とするストリップ線路を配置して成る高周波部品において、

前記ストリップ線路は、銀成分100重量部に対して、0.1～2重量部のMg、Al、Caの少なくとも1種類の金属の有機化合物をコーティングした銀粉末と、該銀粉末100重量部に対して7～9重量部のβ石英とを有する導電性ペーストを用いて、積層体基板と一体焼結して形成したことを特徴とする高周波部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば共振器、フィルタ等などに用いられる高周波部品に関するものである。

【0002】

【従来の技術】誘電体材料の低温焼結化に伴い、内部または表面の所定配線パターンの材料に銀や銅等の低抵抗材料を用いることにより、高周波動作する電子回路を形成する高周波部品が非常に有望なものとなっている。

【0003】この高周波部品としては、アンテナ回路、ストリップ線路を用いた共振回路、電圧制御型発振回路、局発振信号形成回路、パワーアンプ等が例示できる。

【0004】例えば、アンテナ回路は、誘電体層を積層した積層基板と、前記誘電体層の層間に配置したストリップ線路などの内部配線パターンと、前記基板の表面に配置した表面配線パターンが形成されていた。

【0005】図5は、例えば、2層構造の積層基板の下面側の誘電体層及びその内部配線パターンを示している。

【0006】具体的には、積層基板を構成する下側の誘電体層31aの接合面には、3つのストリップ線路32、33、34から成る内部配線パターンが形成されている。

【0007】また、誘電体層31aの一方の側面には入力端子電極36が形成され、他方の側面には出力端子電極36が形成されている。また、誘電体層31aの下面には入力端子電極35とストリップ線路32とを結合する導体パターン37と、出力端子電極36とストリップ線路34とを結合する導体パターン38が形成されている。さらに、積層基板の外周面には、基板の外周に形成された各種導体パターンは導通しないようにアース導体膜が形成されている。尚、図5においては、接合面を除く面にアース導体膜39が形成されている。尚、内部配線パターンであるストリップ線路32及び33の一端側は、導体パターン37の一部と対向して結合容量を形成している。また、ストリップ線路34の一端側は、導体パターン38の一部と対向して結合容量を形成してい

る。そして、各ストリップ線路32、33、34の他端は、基板の外周に形成されたアース導体膜39と接続している。

【0008】これにより、ストリップ線路32は、基板の外周のアース導体膜39との間でLC共振回路を構成し、高周波のトラップ回路となる。また、ストリップ線路33、34は、単体でLC共振回路を構成し、互いに電磁界結合して高周波フィルタとなる。

【0009】尚、ストリップ線路32、33、34の他端は、そのまま、基板の端面に延出してアース導体膜と接続しているが、上下に延びるビアホール導体を形成して、基板の上面及び下面のアース導体膜を接続しても構わない。さらに、基板の表面側に、アース導体膜以外に、他の電子部品素子を搭載するための表面配線パターンを形成することができる。

【0010】また、このような高周波部品の誘電体層31aなどは、低温焼成可能な誘電体材料が用いられ、また、ストリップ線路32、33、34やその他の導体パターンは、Ag粉末、Cu粉末、Au粉末等の低抵抗材料に、ガラスフリット、有機ビヒクルを混練した導電ペーストを用いて形成されている。尚、Auペーストは、導電性に優れ、化学的にも全く安定で、且つ基板との接着性も良く、特に耐候性に優れているが、大変高価であるという難点がある。

【0011】また、Cuペーストは主成分のCu粉末は安価で導電性にも優れるが、還元雰囲気での焼成が必要となるため焼成工程が高価になる。そこでこれらの難点を解消するために、Agペーストが多用される。

【0012】Agペーストを導電材料として用いることは、導電性に優れ、且つ主成分のAg粉末は比較的安価で焼成も大気中で行うことができる。

【0013】このような高周波部品は、誘電体層となるグリーンシート上に、ストリップ線路32～34及び各種導体パターン37、38、39となる導体膜をAgペーストの印刷により形成した後、各グリーンシートを積層して、同時焼成により形成していた。その後、端面のアース導体膜39、入出力端子電極35、36、さらに必要に応じて表面配線パターンなどを導電性ペーストの焼き付けなどにより形成していた。即ち、製造工程の簡略化のために、基板材料である誘電体層と内部配線パターンであるストリップ線路を同時焼成することにより形成される。

【0014】このようにして形成された高周波部品において、ストリップ線路32～34における共振回路特性によって特性が大きく左右される。例えば、導体損失、誘電体損失及び放射損失により決定付けられている。

【0015】特に導体損失について影響が大きく、従来の導電性ペーストのスクリーン印刷法によって、誘電体グリーンシート上に形成したストリップ線路は、その断面形状が両端部がレンズ状となり、導体端部が薄くな

り、その部分での電磁界の損失が大きくなってしまふ。
 【0016】これを防止するため、図2、図3に示すように、ストリップ線路2、3、4をスクリーン印刷法によって形成するのではなく、予めストリップ線路2、3、4となる領域に、パンチングにより溝状に孔開けし、前記溝部分に、導体材料を充填することで、ストリップ線路2、3、4の断面形状を略四角状にすることで、導体損失を抑えることができ、共振器のQ値の劣化を抑え、フィルタの挿入損失を小さくすることができる。

【0017】また、充填による充填型のストリップ線路の形成方法と同様の方法によって、例えば、積層基板の表面に、ICチップなどを搭載する場合、その搭載領域にヒートシンクを形成することもでき、ICチップからの放熱作用を促進させることができる。

【0018】

【発明が解決しようとする課題】上述の高周波部品では、誘電体セラミックからなる複数の誘電体層の少なくとも1層の誘電体層の厚みに相当するストリップ線路を形成すると、導体の体積が増加する。このため、基板と導体の収縮挙動の差による基板の反りや、熱収縮差による基板のクラックが発生する。

【0019】その防止策として、これまで低軟化点ガラスの添加により、基板材料との収縮挙動のマッチングをとっていた。また、基板材料に用いられている材料を、ストリップ線路を形成する導電性ペースト中に添加し、導体と基板との熱収縮差を極小化する方法があった。このような方法でも、導体と基板との熱膨張差は縮まってくるが、導体の熱収縮は、基板材料の熱収縮よりも小さくなることはない。したがって熱膨張差を縮めるには多量の添加量を必要とし、導体損失が大きくなってしまふ。

【0020】いずれの方法も、導電性ペースト中のガラスや基板材料（実質的にガラス）の添加量が多くなり、このため、ストリップ線路の導体損失が大きくなってしまい、共振回路の特性を劣化させていた。

【0021】本発明は、上述の問題に鑑みて案出されたものであり、その目的は、導体中に含まれる添加成分が少なくても、基板と導体の焼結挙動差、熱膨張差を小さくし、導体損失を損なわないストリップ線路を有する高周波部品を提供するものである。

【0022】

【課題を解決するための手段】本発明は、誘電体セラミック材料からなる複数の誘電体層が積層された積層基板の内部に、少なくとも1層の誘電体層の厚みを有する銀を主成分とするストリップ線路を配置して成る高周波部品において、前記ストリップ線路は、銀成分100重量部に対して、0.1～2重量部のMg、Al、Caの少なくとも1種類の金属の有機化合物をコーティングした銀粉末と、該銀粉末100重量部に対して7～9重量部

のβ石英とを有する導電性ペーストを用いて、積層体基板と一体焼結して形成したことを特徴とする高周波部品である。

【0023】

【作用】本発明のストリップ線路を形成する導体材は、主成分として銀粉末を用いることにより比較的安価に作成することができる。安定した高周波特性が得られる。

【0024】また、その銀粉末は、有機金属をコーティングした粉末である。上述した銀粉末は、その表面に均一にMg、Al、Caの少なくとも1種類の金属の有機化合物をコーティング膜を形成することができる。このため、Mg、Al、Caの少なくとも1種類の金属またはその酸化物を、銀粉末と同時に添加した導電性ペーストに比較して、銀粉末の焼結を有効に抑えることができる。これより、焼成時に発生する基板材料と銀を主成分とする導体の収縮挙動の差を低減することができ、焼成された積層基板の反りを低減できる。

【0025】また、β石英ガラスを、有機金属をコーティングした銀粉末に100重量部に対して、7～9重量部添加することで、基板材料と導体材料との熱膨張差を低減させることができる。特に、β石英ガラスの熱膨張率は、基板材料の熱膨張率よりも小さいため、このβ石英ガラスを少量添加しても、基板材料とストリップ線路の導体材料との熱膨張差を縮め、基板のクラックをなくすと同時に導体損失を少なくすることができる。

【0026】熱膨張差だけを考慮すると7～9重量部は、少ない添加量で有るものの、銀導体自体の柔軟性により理論上、熱膨張差が無くなる添加量の約60%の添加で基板のクラックは防止できる。

【0027】このような導体ペーストで、誘電体層の少なくとも1層あたりの膜厚を有するストリップ線路を形成しても、積層基板の反りが小さく、且つ熱膨張差による基板クラックがなく、且つ導体損失の小さなストリップ線路が得られ、その結果、高周波特性が安定する。

【0028】

【発明の実施の形態】以下、本発明の高周波部品を図面に基づいて説明する。

【0029】図1は、本発明の高周波部品の一例であるアンテナフィルタの外観斜視図である。図2はその断面構造図であり、図3は分解斜視図であり、図4は等価回路図である。

【0030】図において、1は積層基板であり、1a～1cは誘電体セラミック材料と低温焼成化を可能とする酸化物や低融点ガラス材料とからなる誘電体層であり、2～4はストリップ線路であり、5はキャビティー部、6はSAWフィルタである。

【0031】また、積層基板1の内部には、所定共振器を構成するストリップ線路2～4が形成されている。具体的には、ストリップ線路2～4は、その一部が誘電体層の1層例えば1bの厚み相当の厚みを有している。ま

た、誘電体層1bと誘電体層1cの間には、該ストリップ線路2〜4と接合し、所定フィルタ回路を構成するための内部配線パターン11〜14が形成されている。さらに、誘電体層1a、1bには、SAWフィルタ6を配置するキャビティー部5を形成する貫通孔5a、5bが形成されている。

【0032】また、誘電体層1a〜1cを積層して成る積層体1の側面には、入力端子電極8、出力端子電極9が形成されて、さらに、入力端子電極8、出力端子電極9と導通しないように、その周囲には、アース導体膜10が形成されている。

【0033】上述のキャビティー部5内には、SAWフィルタ6が配置され、その開口部は蓋体7によって被覆されている。

【0034】誘電体層1bと誘電体層1cとの間に配置された内部配線パターン11は、入力端子8とストリップ線路3とを結合するパターンであり、内部配線パターン12は、ストリップ線路4とSAWフィルタ6とを接続するパターンであり、内部配線パターン13は、SAWフィルタ6と出力端子電極9とを接続するパターンであり、内部配線パターン14は、SAWフィルタ6を実装するためのアース導体膜である。

【0035】このような構成により、ストリップ線路2は、それ自身のインダクタンス成分と、グランド導体膜10との間の容量成分などから分布定数的に第1の共振器が形成する。また、ストリップ線路3は、それを中心に第2の共振器を形成し、ストリップ線路4は、それを中心に第3の共振器を形成する。そして、第2の共振器と第3の共振器とは、互いに電磁界結合しあって所定通過帯域のフィルタ部を構成している。このような第1の共振器（トラップ回路）、フィルタ部、SAWフィルタ6とが互いに直列的に接続し、全体として、図4に示す等価回路のようになる。

【0036】上述の高周波部品の製造方法を簡単に説明すると、まず、誘電体層1a〜1cとなるグリーンシートを作成する。例えば、グリーンシートは、例えば、誘電体セラミック粉末の無機物フィラーと、例えば、低温焼成化のための低融点ガラス粉末と、例えばアルキルメタクリレート等の有機バインダーと、例えばDBP等の可塑剤と、例えばトルエン等の有機溶剤とを混合し、ボールミルで48時間混練してスラリーを作成する。ここで、セラミック粉末、ガラス粉末の混合比率は、セラミック粉末97wt%、ガラス粉末3wt%とした。

【0037】このスラリーをドクターブレード法などによりテープ成形を行い、所定寸法に切断してグリーンシートを作成する。

【0038】そして、誘電体層1aとなるグリーンシートに、キャビティー部5aとなる貫通孔を形成し、同時に、その表面側主面にアース導体膜10、入出力端子電極8、9となる導体膜を、銀を主成分とする導電性ペー

ストを用いて形成する。

【0039】また、誘電体層1bとなるグリーンシートに、キャビティー部5bとなる貫通孔を形成するとともに、ストリップ線路2〜4の一部を構成する溝状の貫通孔を形成する。

【0040】そして、ストリップ線路2〜4の一部を構成する溝状の貫通孔内を導電性ペーストで充填するとともに、この誘電体層1bの表面にストリップ線路2〜4の一部を構成する導体膜を導電性ペーストの印刷により形成する。

【0041】また、誘電体層1cとなるグリーンシート上に、内部配線パターン11〜14となる導体膜を、銀を主成分とする導電性ペーストを用いて形成する。

【0042】さらに、誘電体層1cとなるグリーンシートの裏面側主面に、アース導体膜10となる導体膜を、銀を主成分とする導電性ペーストを用いて形成する。

【0043】このように形成した誘電体層1a〜1cを積層し一体的に焼成する。具体的には、焼成処理は、昇温過程で600℃前後までの脱バインダー工程と、950℃までの焼成工程とからなる。

【0044】その後、積層基板1の側面に、入出力端子電極8、9、アース導体膜10を導電性ペーストの焼き付けにより形成する。

【0045】さらに、キャビティー部5内に、所定フィルタ特性を有するSAWフィルタ6を実装し、所定雰囲気中で蓋体7で気密封止する。

【0046】尚、上述の製造工程において、積層基板1の外周に被着されるアース導体膜10や入出力端子電極8、9は、グリーンシート上に形成せず、焼成した後の積層基板1に焼き付け処理しても構わない。また、グリーンシートの多層を、一括的に行わず、例えば、誘電体層1cとなるグリーンシートと誘電体層1bとなるグリーンシートとを積層したのち、誘電体層1bとなるグリーンシートに形成した溝状貫通孔に導電性ペーストを充填し、その後、誘電体層1aとなるグリーンシートを積層しても構わない。

【0047】ここで、ストリップ線路2〜4は、その一部が内部配線パターン11、12と結合する開放端部からアース導体膜10に接続する短絡端部にかけて、その大部分の領域で、誘電体層1bの厚みに相当する膜厚の導体膜（図3で点線でしめす）で構成され、短絡端部側の一部が、通常の内部配線パターンと同様に膜厚が薄くなっている。

【0048】尚、短絡端部側の一部は、誘電体層1bと誘電体層1cとの間より、アース導体膜10に接続するように延出されているが、例えば、膜厚の導体膜（図3で点線でしめす）の短絡端部に誘電体層1a、1cに貫くビアホール導体を形成しても構わない。

【0049】ここで、内部配線パターン11〜14を形成する導電性ペーストは、例えば、所定量のAg粉末等

の金属粉末と、必要に応じて例えば所定量のホウケイ酸系低融点ガラスと、例えばエチルセルロース等の有機バインダーと、例えば2, 2, 4-トリメチル-1, 3-ペンタジオールモノイソブチレート等の有機溶剤を混合し、3本ロールミルで混練して作成する。

【0050】ここで、ストリップ線路2~4の膜厚部分を形成するために、誘電体層1bの溝状貫通孔に充填する導電ペーストは、平均粒径1~3 μm の銀粉末にMg、Al、Ca等の有機金属を0.1~2重量部コーティングした粉末を使用する。

【0051】0.1重量部未満であると基板反りが発生し、2重量部を越えると導体損失が大きくなりQ値が下がる。また、ペースト中には β 石英を7~9重量部添加する。

【0052】7重量部以下であると基板との導体の熱膨張差によって基板にクラックが生じる。9重量部以上で有ると、導体損失が大きくなりQ値が低下する。前記銀粉末と β 石英を所定量使用し、例えばエチルセルロース等の有機バインダーと、例えば2, 2, 4-トリメチル-1, 3-ペンタジオールモノイソブチレート等の有機溶剤を混合し、3本ロールミルで混練して作成する。

【0053】さらに、積層体1の表面に被着する導体膜となる導電性ペーストは、例えば、所定量のAg粉末、Pt粉末等の金属粉末と、所定量の基体と同じ誘電体セラミック材料粉末と、例えばエチルセルロース等の有機バインダーと、例えば2, 2, 4-トリメチル-1, 3-ペンタジオールモノイソブチレート等の有機溶剤を混合し、3本ロールミルで混練して作成する。

【0054】

【実施例】まず、ストリップ線路2~4となる導電ペーストとして、平均粒径1~3 μm のAg粉末にMg、Al、Ca等の有機金属をコーティングした粉末と β 石英ガラスを表1に示す量秤量し混合した後、得られた混合物に対し、ビヒクルとしてエチルセルロース等の有機バインダーをペンタジオールイソブチレート等の有機溶剤に溶解したもの及び分散剤を加え、3本ロールミルを使用して充分混合した。

【0055】さらに、上記ペンタジオールイソブチレート等の有機溶剤を用いて粘度を調整し、求める導電ペーストを得た。

【0056】

【表1】

試料 番号	β 石英 重量部	コーティング量 重量部	低融点ガラス 重量部	ストリップライン 形状	反り μm	クラック	Q値	判定
*1	0	0	0	印刷膜厚20 μm	20	無し	180	×
*2	0	0	0	厚み100 μm	50	有り	290	×
*3	6	0.1	0	↑	10	有り	270	×
4	7	0.1	0	↑	10	無し	260	○
5	9	0.1	0	↑	<5	無し	200	○
*6	13	0.1	0	↑	<5	無し	170	×
*7	7	0	0	↑	20	無し	240	×
8	7	1	0	↑	<5	無し	230	○
9	7	2	0	↑	<5	無し	200	○
*10	/	3	0	↑	<5	無し	190	×
*11	7	0	4	↑	<5	無し	160	×

重量部は、銀成分100重量部に対しての値である。

*は、本発明の範囲外である。

【0057】まず基板材料を作成するにあたり、原料として純度99%以上の MgTiO_3 、 CaTiO_3 、 B_2O_3 、 Li_2CO_3 等ガラス成分の各原料粉末を秤量し、該原料粉末に媒体として純水を加えて24時間、 ZrO_2 ボールを用いたボールミルにて混合した後、該混合物を乾燥し、次いで該乾燥物を大気中750 $^{\circ}\text{C}$ の温度で3時間仮焼した。

【0058】得られた仮焼物にアクリル酸系のバインダー、可塑剤等を加えてからドクターブレード法にてグリーンシートを得た。

【0059】次いで第1の誘電体層1a、1cに相当するグリーンシート上に導体ペーストをスクリーン印刷法で印刷し、また、第1の誘電体層1bに相当するグリー

ンシートに予め所定の位置に溝状孔開け、前述の充填ペーストを充填する。

【0060】これらの3枚のグリーンシートを加熱圧着した後、950 $^{\circ}\text{C}$ で焼成した。

【0061】こうして得られたセラミック焼成物の反り、ストリップ線路2~4の膜厚部分の周囲のクラック、また導体損失を測定した。

【0062】尚、反りは10 μm 以下を良好とし、クラックは無しを良好とし、Q値は200以上を良好とした。

【0063】結果を表1に示す。

【0064】表1の1, 2からストリップ線路2~4の膜厚導体部の体積増加に伴い、基板と導体の熱膨張差に

よりクラックが生じることがわかる。

【0065】表1の試料番号3、4、5、6から β 石英量が銀粉末100重量部に対して7重量部未満であると、熱膨張差によるクラックが発生し、同じく9重量部を越えると導体中のガラス量が増加しQ値が劣化するため、銀粉末100重量部に対して β 石英の量は7～9重量部が最適となる。

【0066】表1の試料番号4、7、8、9、10は銀粉末への有機金属品のコーティング量を、銀粉末100重量部に対して0～3重量部まで変化させた結果である。コーティング量が0.1重量部以上であると反りが低減する。そして、コーティング量が2重量部越えるとQ値の劣化が見られた。

【0067】表1の試料番号4と試料番号11は、反り低減のために添加した、低軟化点ガラスまたはコーティング品との違いである。低軟化点ガラスは反りの低減のため4重量部まで添加しなければならず、Q値が損なわれる。有機金属コーティング品を用いることでより少ない添加量で焼結挙動を制御できるため、Q値を損なわず反りを改善できる。

【0068】尚、上述の例では、アンテナフィルタで構成した例を示したが、ストリップ線路を用いた共振回路、ストリップ線路を用いた電圧制御型発振回路、ストリップ線路を用いた局発振信号形成回路、ストリップ線

路を用いたパワーアンプ等にも広く適用できる。

【0069】

【発明の効果】以上のように本発明によれば、誘電体層の少なくとも1層あたりの厚みに相当する厚みを有するストリップ線路を、銀粉末に有機金属のコーティング品を用い、 β 石英を添加した導体材料を用いて形成している。

【0070】これにより、基板の反りを有効に抑え、ストリップ線路の周囲のクラックを防止し、Q値の劣化の少ない優れたストリップ線路となり、これによって、特性の向上した高周波部品となる。

【図面の簡単な説明】

【図1】本発明の高周波部品の一例であるアンテナフィルタの外観斜視図である。

【図2】図1にX-X線断面を示す構造図である。

【図3】本発明の高アンテナフィルタの分解斜視図である。

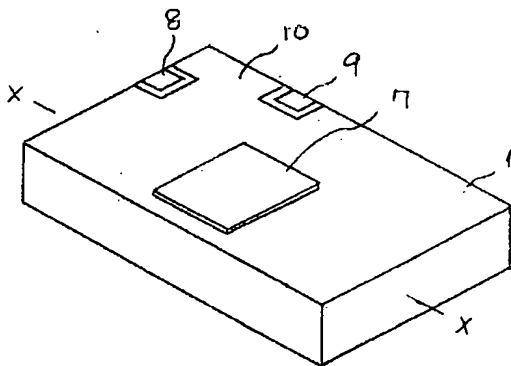
【図4】その等価回路図である。

【図5】従来の高周波部品の一部部分の斜視図である。

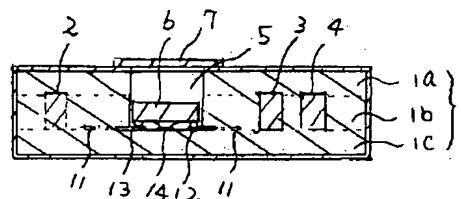
【符号の説明】

- 1・・・積層基板
- 2～4・・・ストリップ線路
- 5・・・キャビティー部
- 6・・・SAWフィルタ

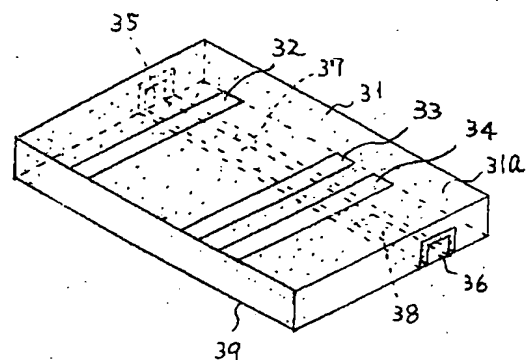
【図1】



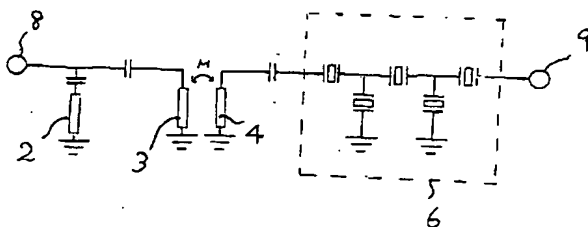
【図2】



【図5】



【図4】



【図3】

